

Artikel über Partikel aus der Grauzone

- Rein/Reiner /Am reinsten
- 100.000/1.000/10 – Schwarz/Grau/Weiß
- Exkurs mit Jörg Vierhaus am Reinraum und zur Chip-Produktion
- Es ist nicht einfach, Kompliziertes einfach auszudrücken

Anfang August 2023 bin ich mit Dipl.-Ing Jörg Vierhaus in der Otto-von-Guericke Universität Magdeburg verabredet.

Ein paar Tage vorher sah ihn der Journalist Jan Hofer in seinem „Handelsblatt“-Artikel „Im Sog der Intel-Milliarden“, und die „Volksstimme“ stellte Jörg Vierhaus im Juni für seinen „Saubersten Arbeitsplatz der Uni“ ein Reinlichkeitszeugnis aus.

Auf dem Campus der Uni Ruhe, kaum Betrieb, nur wenig Menschen. Die Vorlesungszeit war an dem frischen Sommertag schon seit zwei Wochen passe, so dass die Prüflinge in den gerade laufenden Klausuren nicht infolge der Temperaturen schwitzten. Ich treffe Jörg Vierhaus auf dem Flur vor dem Halbleiterlabor, in dem sich, wie sich herausstellen sollte, nach dem Matroschka-Prinzip, ein weiterer Raum befindet.

Es entwickelt sich in der 3. Etage des Gebäudes der Fakultät Elektrotechnik ein anregendes Gespräch von Ingenieur zu Ingenieur. Auf der einen Seite, der aus dem fränkischen Erlangen stammende Vierhaus, Werkstoffwissenschaftler, der mittlerweile sein silbernes Magdeburg-Jubiläum gefeiert hat, auf der anderen der ehemalige Münsterländer und Ingenieur für Automatisierung. Uns einte neben der „Technik im Blut“, dass wir uns das rollende „R“ in der Aussprache abgewöhnt hatten und die Vokale nicht mehr so dehnten. Seit Magdeburg wegen der Intel-Ansiedlung weit über die Grenzen von Sachsen-Anhalt hinaus im Gespräch ist, wird mittlerweile im überregionalen Deutschlandfunk und in der Tageschau Magdeburg meist

korrekt mit einem kurzen „a“ ausgesprochen. Das ist doch schon mal ein Achtungserfolg.

Chip-Crash Kurs

Jörg Vierhaus ist an der Magdeburger Otto-von-Guericke-Universität (OvGU) verantwortlich für den Reinraum mit einer kleinen Chip-Entwicklungslinie. Bis vor kurzem, und wegen der Intel-Ansiedlung neuerdings erst recht wieder, werden hier Mikrotechnologen ausgebildet. Studierende werden ihr Bachelor-, Master- und Promotionsstudium in der neuen Abteilung, der „Advanced Semiconductors Technologies“, absolvieren.

Weißer Overall, Überschuhe und Haarhaube gehören für uns beide bei der Annäherung an den Reinraum zum obligatorischen Outfit, als wir das Halbleiterlabor betreten. So kenne ich Jörg Vierhaus auch schon aus meinen Recherchen, war er doch in den Medien kaum einmal in „Zivil“ zu sehen.



Herbert Beesten und Jörg Vierhaus

Eine Klimaanlage rauscht, irgendetwas summt, ab und zu ein Piepen, so dass wir mit etwas angestrenzter Stimme sprechen müssen. Rundherum Rohrleitungen, Gestänge und elektronische Geräte. Kontrolllampen blinken. „Der Reinraum für die Halbleitertechnologie ist der Raum dort,“ so Vierhaus, „also ein Raum im Raum.“ Wir stehen an einem Glaskasten in der Mitte des Halbleiterlabors, dem

Ausgangspunkt für unsere Runde. Vorbei an technischen Apparaten und Leitungen haben wir Einblicke in den Reinraum, und mein Gastgeber startet auf meinen Wunsch hin mit einem kleinen Crashkurs in Sachen Chip-Produktion, der meinen Blick auf das Magdeburger Intel-Projekt abrunden soll. Danach werde ich versuchen, mein neu erworbenes Wissen möglichst einfach und ohne Anspruch auf Vollständigkeit dem Leser und der Leserin näherzubringen. Aber für mich, meine Leser und Leserinnen gilt: Wenn man mitreden will, sollte man die technischen Hintergründe einer Chip-Produktion in etwa kennen.

feine Unterschiede. Im Graubereich sind pro Kubikfuß (28,3 Liter oder 1/35 Kubikmeter Luftvolumen) 10.000 bis 100.000 Partikel einer bestimmten Partikelgrößenverteilung vorhanden. Dafür gibt es spezielle Messgeräte in den Räumen, die ständig diese Werte überwachen und gegebenenfalls Alarm schlagen, denn die Partikel sind mit dem bloßen Auge nicht zu erkennen. In dem eigentlichen Reinraum sind nur 10 bis 100 Partikel je Kubikfuß zulässig. Das ist der weiße Bereich. „Ist das der Grund, warum wir nicht in den eigentlichen Reinraum gehen?“, frage ich den Reinraumspezialisten. „Ja, wir müssten zusätzlich durch eine Schleuse, in eine



Schwarz-Grau-Weiß

Hatte ich zuerst gedacht, mich schon im eigentlichen Reinraum aufzuhalten, so werde ich eines Besseren belehrt. Wir befinden uns zwar innerhalb des Halbleiterlabors – aber noch „out of the clean box“, im so genannten „Graubereich“. Der Flur vor dem Halbleiterlabor ist der „Schwarzbereich“. Also je dreckiger, desto dunkler. Aber „dreckig“ ist natürlich relativ, denn im Flur sieht alles sauber aus. Der Unterschied liegt darin, dass „rein“ nicht gleich „rein“ ist. Nach einer amerikanischen Norm gibt es

andere Schutzkleidung steigen und uns mit einem Luftstrom ‚duschen‘, damit auch die kleinsten Partikel von unserer Kleidung entfernt werden.“ So bleiben wir in unserem weißen Schutz-Outfits graue Mäuse.

Der Raumlufttemperatur muss immer bei 21 Grad Celsius plus/minus 1 Grad, die relative Luftfeuchte bei 45% plus/minus 5% gehalten werden. Der Reinraum hat immer etwas Überdruck gegenüber der Umgebung, damit durch mögliche Ritzen und Spalten keine „graue“ Luft eintreten kann. „Die gleichen

Prozessbedingungen sind für die Reproduktion von Versuchs- und Produktionsreihen sehr wichtig,“ erklärt der Halbleiterspezialist.

Die Reinheit des laminaren Luftstroms (gleichmäßige Strömung, keine verwirbelte turbulente Strömung) wird mit hochfeinen Filtern erreicht, mit einem Luftstrom von oben nach unten. Fällt ein Teil zu Boden, darf es im Reinraum nicht mehr verwendet werden.

Die Klimatisierung benötigt viel Energie, deswegen wird, anstatt immer neue Luft von außen anzusaugen, mit Umluft gearbeitet, wie auch später bei der Intel-Produktion. Solche Anlagen laufen rund um die Uhr im Mehrschichtbetrieb.

„Die Anlagen in der Halbleiterindustrie generell und erst recht später bei Intel in Magdeburg muss man sich viel größer vorstellen,“ sagt Vierhaus und zeigt dabei in Richtung Süden, wo die Intel-Fabriken entstehen sollen: „Hier an der Uni ist alles im Minimaßstab und stellt nur einen Teil der Prozesskette dar“.

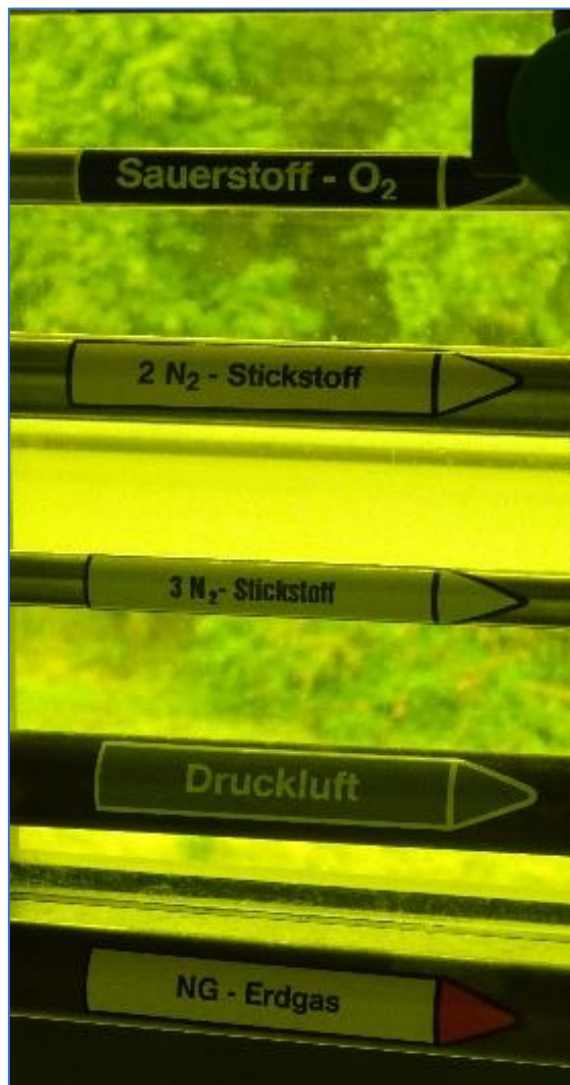
Schritt für Schritt zum Chip

Die Chip-Produktion wird in Prozessschritte aufgeteilt:

- Der **Frontend Prozess beginnt** der mit einem blanken Silizium-Wafer und endet mit dem fertig strukturierten Wafer. Das ist der Prozess, der bei Intel in Magdeburg geplant ist.
- Beim **Backend Prozess**, wird der fertig strukturierte Wafer, auf dem bis zu ca. 100 Chips enthalten sein können, in einzelne Chips zersägt. Dann erfolgt die Aufbringung auf einen Träger, Verbindungen zu den Anschlüssen werden mit feinsten Drähten hergestellt (Bonding). Zum Schluss werden die Chips in ein Gehäuse gefasst. Das soll mit den in Magdeburg produzierten Wafern später in der Intel-Fabrik in Polen

geschehen, so dass für Intel in Europa komplett der Frontend- und Backend-Prozesse vorhanden sein wird.

Wir setzen unseren Rundgang um den Reinraum fort. „Ich bin ein Front-End-of-Line-Mensch,“ gesteht mir Jörg Vierhaus. Das ist ein Teil des Frontendprozesses, der als Schwerpunkt von Forschung und Lehre hier im Reinraum der Uni möglich ist.



Ich entdecke Behälter und Rohrleitungen, beschriftet z.B. mit „Druckluft“, „NG-Erdgas“, „3N₂-Stickstoff“, „Sauerstoff O₂“, „2N₂-Stickstoff“ ... usw. Meine Frage: „Was ist das und wofür wird das gebraucht?“

Wasserspülung

„Das sind chemische Substanzen und Prozessgase, die für die einzelnen Produktionsschritte notwendig sind,“ lautet die Antwort. „Und was bedeutet DI-Wasser?“, frage ich weiter, weil ich die Bezeichnung an einer Leitung sehe. So lerne ich, dass DI für *deionisiertes Wasser*, also für Reinstwasser steht.

Das Thema Wasser wird im Rahmen der Intel-Ansiedlung kontrovers diskutiert. Da hake ich gleich nach: „Wie machen Sie das denn hier mit dem Wasser?“

„Wir verwenden SWM-Trinkwasser aus der Leitung, machen daraus destilliertes Wasser. Mit Hilfe von Ionenaustauschern wird durch Umkehr-Osmose das Wasser von organischen und mineralischen Stoffen gesäubert. Das Wasser verliert seine elektrische Leitfähigkeit und wird über eine Ringleitung den Prozessen zugeführt.“

Reinstwasser wird für Spülvorgänge, zusammen mit flüssigen und gasförmigen Chemikalien benötigt. Es sind bei der Chipherstellung zwischen den Prozessschritten, je nach Anzahl der Schichten und der Komplexität, bis zu einigen hundert Spülvorgänge je Wafer notwendig,“ erläutert der Halbleiterspezialist.

„Und dann?“, insistiere ich, um mein Gegenüber etwas zu provozieren.

„Wir bereiten auch hier das gebrauchte Wasser wieder auf, so dass nur ein Teil davon, dann ph-neutralisiert, in das ‚normale‘ Abwasser gelangt.“

„Gibt es eine Kennzahl, wieviel Wasser pro Chip oder Wafer gebraucht wird?“

„Es gibt von dem Branchen-Verband IRDS Richtwerte, abhängig vom Prozess- und Chip-Typ. Daraus kann man nur bedingt hochrechnen, wie viel Wasser bei Intel in Magdeburg benötigt wird. Ich kann mir vorstellen, dass eine

Wiederverwertungsquote im Wasserkreislauf von 95 bis 97% angestrebt wird. Aber dazu müsste ich die geplanten Produktionsmengen kennen, also, wie hoch die Anzahl der Wafer



ist, die je Tag neu in den Produktionsprozess starten. Die kann man nur grob mit 5.000 bis 6.000 abschätzen. Sicherlich wird die Abwasserbehandlung bei den Mengen nicht nur aus der ph-Neutralisation bestehen, wie bei den kleinen Mengen an der Uni, sondern neben der Salzlast müssen andere Stoffe minimiert werden.“

Wir bewegen uns in einen schmalen Gang hinein. Rechts technische Messgeräte, Behälter und für mich nicht identifizierbare Apparate, die über Kabel, Schläuche und Leitungen mit

dem Inneren des Reinraums auf der linken Seite verbunden sind.

Jörg Vierhaus ist nun in seinem Element, legt los und benennt den einen und anderen Apparat: „Hier ein Elektrodenstrahlverdampfer, dort ‚Backöfen‘ für LPCVD-Prozesse, in denen in einer speziellen Atmosphäre Wafer ‚gebacken‘ werden. Das ist eine Plasma-Sputterkammer, da hinten Turbopumpen zur Vakuumerzeugung, hier wird Aluminium-Chlorid aufbereitet, da, hinter der Glasscheibe, sind Clusteranlagen und ein Wafer-Manipulator, da geht es um MOS-FET-Transistoren, die Schichten werden mit Piranha-Säure, angegriffen, FOUP...“ Mir klingen die Ohren. Gut, dass ich mein Aufnahmegerät mitgenommen habe.



Physik oder Chemie?

„Ist die Chipherstellung eigentlich mehr Physik oder mehr Chemie“, ist meine logische Frage nach den Aufzählungen, die mein Gegenüber mit einem wohlwollenden, fast euphorischen Unterton beantwortete: „Von allem etwas, auch Werkstoffwissenschaften gehören dazu, von wo ich komme, viel Chemie, viel Festkörperphysik. Das macht die Sache ja so spannend und interessant, eine Mischung, in der sich jeder wiederfindet.“

Was hatte mein Gastgeber gesagt? „Ich bin ein Front-End-of-Line-Mensch.“ Wir sind nun an der Stelle, wo er mir „Front end of line“ gut

erklären kann. Es bedeutet, dass hier aktive Bauelemente, wie z.B. die Strukturen für Feldeffekt-Transistoren auf den Wafer aufgebracht werden. Ebenso auch Strukturen für passive Bauelemente wie z.B. Kondensatoren und Widerstände. An dieser Stelle werden an der Uni Chips für Sensorik hergestellt. Er zeigt mir als Beispiel einen Feuchtesensor „in natura“ als ein circa ein mal zwei Zentimeter großes, silbrig, strukturiertes Plättchen.

Bei „Backend of line“ dagegen gehe es um die Mehrlagenmetallisierung der Stromleitungen und Signalwege, also um die Verbindungen der Bauelemente auf den Wafer untereinander und zu den Anschlüssen des späteren Chips nach außen. Dafür entstehen in diesem Prozessschritt Strukturen für die elektrische Verbindungen auf beiden Seiten des Wafers.

„Und diese Strombahnen sind bei Intel nur 2 Nanometer, also 0,0002 mm dick? Ein menschliches Haar ist ja zehntausendmal dicker!“, platze ich heraus.

Die Rechnung habe ich aber ohne Jörg Vierhaus gemacht, er klärt mich auf: „2 Nanometer tief oder breit sind Veränderungen in den Oberflächen der Einkristalle, um durch Dotierungen bestimmte Eigenschaften zu erreichen. Leiterbahnen sind deutlich dicker und höher, auch mal dicker als ein Haar. Daran wird auch ersichtlich, dass kleinste Partikel in der Luft sehr stören können. Da wird zuerst ein Graben geätzt, der dann mit Kupfer gefüllt wird. Und weil sich die verschiedenen Leiterbahnmateriale nicht direkt ‚vertragen‘, kommt Wolfram als Puffer dazwischen.“ Das war schon fast literarisch erklärt, lobe ich meinen Gesprächspartner.

Wir sprechen über die Lithographie-Technik, mit der das fotoempfindliche Material auf den Wafern belichtet wird. Dafür wird der UV-Anteil des Tageslichtes durch orangefarbene Folien an den Fenstern ausgesperrt. Dann geht um Vergleiche der Unianlage mir der geplanten

Intel-Chip-Fabrikation. Dort werden auf einem Chip mehr als eine Milliarde Transistoren untergebracht, basierend auf einem 300-mm-Wafer in der 2-Nanometer-Technologie. An der Uni sind es maximal einige tausend Transistoren je Chip auf 150-Millimeter-Wafern in der fünfhundert Mal größeren 1µm-Mikrotechnologie. Außerdem wird der Automatisierungsgrad bei Intel extrem hoch sein, durch Robotik und automatische Transportsysteme. Die umgebende Technik für Ver- und Entsorgung der Prozesse wird auf dem neuesten Stand der Technik sein. Es geht auch um eine ganz andere Produktionsgröße. Ich rechne: Bei z.B. 5.000 Wafer-Starts je Tag und einer Prozessdauer von 3-4 Monaten (wegen der vielen Prozessschritten dauert der Durchlauf im Fertigungsprozess so lange) wären bis zu einer haben Millionen Wafer gleichzeitig im Produktionsprozess. Hier an der Uni sind es bei Versuchsprozessen vielleicht gleichzeitig 10. Aber hier kann man das, was bei Intel hinter Verkleidungen, in Kabel- und Leitungsschächten und Zwischengeschossen versteckt sein wird, sehen und anfassen. Das ist für die Ausbildung ein Vorteil.

Perspektive

Doch genug. Technik kann auch einen Technik-Freak wie mich „erschlagen“. Ich mache noch ein paar Fotos, dann entledigen wir uns der Schutzkleidung und setzen uns noch „in Zivil“ ins Office von Jörg Vierhaus.

Nun im Fokus: Die zukünftigen Ausbildungsmöglichkeiten für Berufsgruppen, die auch, aber nicht nur, bei Intel in Magdeburg arbeiten könnten.

„Wie sieht es hier in 10 Jahren aus, wenn meine heute achtjährige Enkelin, die, ganz wie der Opa, sich für Technik und Mathematik interessiert, hier vielleicht einmal ‚Advanced Semiconductor Nano-Technologies‘ studieren möchte?“, spekulierte ich.

„Dann sieht sie einen Neubau mit einem viel größeren Reinraum, mit neuem, modernem Equipment und neuer Infrastruktur für mehr Studierende. Jetzt können wir hier 2 bis 4 Praktikumsplätze anbieten, im Neubau werden 20er-Gruppen möglich sein. Die technologische Ausrichtung wird geändert, weg von der reinen Siliziumhalbleitertechnologie hin zu Verbindungshalbleitern, die wir mit Silizium „verheiraten“. Die Physiker hier an der Uni sind führend bei Gallium-Nitrid-Prozessen für Laser-, LED- und Opto-Systeme mit weniger Verlustleistung und schnellen Schaltzeiten,“ lautet die prompte Antwort.

„Ist das ein Plan oder noch Vision?“, hinterfrage ich.

„Doch, so wird es kommen,“ ist sich mein Gesprächspartner sicher.



Jörg Vierhaus

Weiter führt er aus, dass meine Enkelin mit einer Ausbildung zur Mikrotechnologin anfangen könnte, um sich dann nach einem Jahr zu entscheiden, ob sie die praktische Berufsausbildung weitermachen oder ins eher theoretische Studium wechseln möchte.



„Wird hier denn nur für Intel ausgebildet?“, frage ich.

„Nein, aber Intel engagiert sich schon im Ausbildungsbereich mit Laborausstattung, unterstützt uns beim Ausbildungsgesamtkonzept für die Mikrotechnologenausbildung, das Bachelor- und Masterstudium bis hin zu Promotionen.

Ein wichtiger Gedanke dieser breiten Ausbildung ist die Möglichkeit, Erfahrungen in Produktionsteams in der Chip-Produktion zu machen, denn nicht nur bei Intel, sondern auch bei anderen Chip-Produzenten in Sachsen, in Süddeutschland und im Ausland sind solche Teamplayer gesucht. Die Uni selbst braucht auch selbst Nachwuchs, wenn das neue Gebäude steht,“ ist sich Vierhaus sicher und führt weiter aus, dass die neuen Intel-Mitarbeiter und -Mitarbeiterinnen nach der Einstellung in den speziellen Produktionsprozessen bei Intel in den USA oder Irland geschult werden.

„Halten Sie Ihre Enkelin unbedingt auf dem Laufenden darüber, was hier alles in den nächsten Jahren passiert. Gerade Frauen sind in

dieser Branche noch unterrepräsentiert und deshalb sehr willkommen,“ fügt er an.

Ich zweifle: „Aber ist in 10 Jahren die 2-Nanotechnologie nicht out, die hier in Magdeburg etabliert werden soll, weil sie am technischen und physikalischen Limit ist?“

„Die Grenzen liegen wahrscheinlich im Bereich 1,1 bis 1,2 Nanometer, weil dann die Quanteneffekte problematisch werden. Aber da passt es gut, dass Professor Strittmatter aus unserem Fachbereich als Quantenspezialist viel Know-how mitbringt.“

Ich bedanke mich für das Interview und überlege, wenn meine Enkelin demnächst wieder zu Besuch in Magdeburg ist, mit ihr den Reinraum in Augenschein zu nehmen. Ich bin sicher, dass einer der Funken, die Jörg Vierhaus mit seinem Engagement für die Chip-Technologie versprüht, auch auf meine Enkelin überspringt und sie ihr Interesse an Technik behalten und vertiefen wird.



Fakultätsgebäude Elektrotechnik OvGU



„Osanna“ und „Credamus“

Nach dem Gespräch auf dem Heimweg, fahre ich mit dem Fahrrad am Magdeburger Dom vorbei. Da vernehme ich, ungewöhnlich zu dieser Zeit, es ist gerade keine volle Viertelstunde, Glockenschläge vom Domturm, die die Luft mit einem vollen dunklen Ton zum Vibrieren bringen. Die Glocke muss groß sein, wird aber zurückhaltend, vorsichtig geläutet, als ob jemand wissen möchte, wie sie klingt, wie laut sie ist und ob der Turm ihrem tonnenschweren Schwingen standhält. Es steigert sich nicht zum kräftigen, rhythmischen Klang, nur zwei, drei Mal vielleicht, dann klingt sie wieder einsilbig, wird leiser, still, um wiederum nach ein, zwei Minuten in gleicher Art ihr Solo an- und auszuklingen zu lassen. Auch noch eine Minute nach dem letzten Schlag, ist ein summendes Vibrieren in der Luft zu spüren. Beeindruckend. Obwohl in der Nähe wohnend, hatte ich so ein Geräusch noch nie gehört, oder lag es daran, dass ich direkt zu Füßen des Nordturms stand?

Ich zeichne die seltsamen unregelmäßigen Glockenschläge mit meinem Gerät zu dieser

ungewöhnlichen Zwischenzeit auf, wie als Abschluss des Gespräches mit Jörg Vierhaus. Zuhause stelle ich nach Vergleichen mit Tonbeispielen aus dem Internet fest, dass es die größte Domglocke, die „Osanna“ gewesen sein muss.

Ich lese, dass „Osanna“ „Hilf doch!“ oder „Gib doch Heil“, ähnlich wie Hosanna oder Hosianna, einen Freuden- und Jubelruf bedeutet. Ein verhaltener Jubelgruß.

Weiter lese ich, dass der Magdeburger Domglockenverein für eine noch größere Glocke als die ‚Osanna‘ sammelt. Für die „Credamus“ – „Lasst uns glauben“ – die dann die zweitgrößte, klingende Glocke in Deutschland sein wird. Es dauert allerdings noch ein paar Jahre. Vielleicht läutet sie erstmals zur Eröffnung der Intel-Chip-Fabriken?

Verhalten jubeln und dran glauben ... das passt gut zu Magdeburg und Intel.

„Aufwärtskompatibel? Neue Industriekultur in Magdeburg – Die Transformation!“ wird 2023 unterstützt durch:

